

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

---

In re Patent Application of:  
Seiji Hidaka et al.

Application No.: Not Yet Assigned

Confirmation No.:

Filed: Concurrently Herewith

Art Unit: N/A

For: RESONATOR, FILTER,  
COMMUNICATION APPARATUS

---

Examiner: Not Yet Assigned

**CLAIM FOR PRIORITY AND SUBMISSION OF DOCUMENT**

MS Patent Application  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Dear Sir:

Applicant hereby claims priority under 35 U.S.C. §119 based on the following prior foreign application filed in the following foreign country on the date indicated:

<u>Country</u>	<u>Application No.</u>	<u>Date</u>
Japan	2003-173746	June 18, 2003

Application No.: Not Yet Assigned

Docket No.: M1071.1895

In support of this claim, a certified copy of the said original foreign application is filed herewith.

Dated: April 1, 2004

Respectfully submitted,

By Richard LaCava

Richard LaCava

Registration No.: 41,135

DICKSTEIN SHAPIRO MORIN &  
OSHINSKY LLP

1177 Avenue of the Americas

41st Floor

New York, New York 10036-2714

(212) 835-1400

Attorney for Applicant

RL/da

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日                      2 0 0 3 年    6 月 1 8 日  
Date of Application:

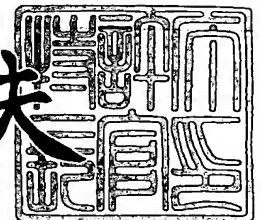
出 願 番 号                      特 願 2 0 0 3 - 1 7 3 7 4 6  
Application Number:  
[ST. 10/C]:                      [ J P 2 0 0 3 - 1 7 3 7 4 6 ]

出      願      人                      株式会社村田製作所  
Applicant(s):

2 0 0 4 年    3 月 2 4 日

特許庁長官  
Commissioner,  
Japan Patent Office

今 井 康 夫



出証番号    出証特 2 0 0 4 - 3 0 2 4 3 1 3

【書類名】 特許願

【整理番号】 20030240

【提出日】 平成15年 6月18日

【あて先】 特許庁長官 殿

【国際特許分類】 H01P 7/08

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号  
株式会社村田製作所内

【氏名】 日高 青路

【発明者】

【住所又は居所】 京都府長岡京市天神二丁目 2 6 番 1 0 号  
株式会社村田製作所内

【氏名】 阿部 眞

【特許出願人】

【識別番号】 000006231

【氏名又は名称】 株式会社村田製作所

【代理人】

【識別番号】 100084548

【弁理士】

【氏名又は名称】 小森 久夫

【手数料の表示】

【予納台帳番号】 013550

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9004875

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 共振器、フィルタおよび通信装置

【特許請求の範囲】

【請求項 1】 基板に、所定箇所を導体開口部とした導体膜を設けるとともに、導体開口部のうち相対的に開口の広い少なくとも 2 つの誘導性領域と、相対的に開口の狭い容量性領域とを備え、該容量性領域で前記誘導性領域同士を接続してなる共振器において、

前記誘導性領域に次の構成からなる共振素子を少なくとも 1 つ備えたことを特徴とする共振器。

単数または複数の導体線路からなり、容量性領域と誘導性領域とを有する環状の共振単位の、1 個または複数個から構成される共振素子であって、前記導体線路は、その一方の端部が自らの他方の端部もしくは同じ共振単位を構成する他の導体線路の端部と幅方向にまたは厚み方向に近接することによって前記容量性領域を構成している。

【請求項 2】 誘電体層と導体層とを備えた共振器であって、

誘電体層によって一部が互いに絶縁された複数の導体層を備え、前記誘電体層と前記導体層の積層方向にいずれの導体層も形成されていない少なくとも 2 つの導体開口部をそれぞれ誘導性領域として構成し、前記導体層が前記誘電体層を介して積層方向に重なる部分であり且つ前記誘導性領域同士を接続する部分を容量性領域として構成するとともに、前記誘導性領域に次の構成からなる共振素子を少なくとも 1 つ備えたことを特徴とする共振器。

単数または複数の導体線路からなり、容量性領域と誘導性領域とを有する環状の共振単位の、1 個または複数個から構成される共振素子であって、前記導体線路は、その一方の端部が自らの他方の端部もしくは同じ共振単位を構成する他の導体線路の端部と幅方向にまたは厚み方向に近接することによって前記容量性領域を構成している。

【請求項 3】 前記誘導性領域と前記容量性領域とをそれぞれ複数個設ける

とともに、誘導性領域同士を容量性領域で接続してなる組を複数組設けた請求項 1 または 2 に記載の共振器。

【請求項 4】 請求項 1、2 または 3 に記載の共振器と、該共振器に結合する信号入出力手段とを備えたフィルタ。

【請求項 5】 請求項 1、2 もしくは 3 に記載の共振器または請求項 4 に記載のフィルタを備えた通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、例えばマイクロ波帯やミリ波帯における無線通信や電磁波の送受信に利用される共振器、フィルタおよび通信装置に関するものである。

【0002】

【従来の技術】

従来、スロットラインを用いた共振器において、その小型化のためにスロットラインをステップインピーダンス構造にする設計手法が知られている（例えば非特許文献 1、非特許文献 2 参照）。これは、スロットラインの両端付近の幅を広くし中央を細くして、スロットラインの両端付近のインピーダンスを誘導性、中央部のインピーダンスを容量性とし、スロットラインに沿った方向でインピーダンスをステップ状に変化させることによって、同じ共振周波数を得るのに要するスロットラインの長さを短縮化するものである。

【0003】

ここで、この従来のステップインピーダンス化したスロット共振器の典型的な例を図 16 に示す。図 16 の (B) はスロット共振器を構成した基板の上面図、(A) は (B) における A-A 部分の断面図である。誘電体基板 1 の表面には導体開口部 A P a, A P b, A P c を有する導体膜 10 を形成している。導体開口部 A P a, A P b, A P c は、それら全体によって 1 つのダンベル型の導体開口部を形成していて、両端の導体開口部 A P a, A P b の幅（この例では円形であるので直径ということもできる。）が相対的に大きく、それに対して中央の導体開口部 A P c の幅は狭い。そのため、両端部が誘導性、中央部が容量性をもつ。

## 【 0 0 0 4 】

図 1 6 (A) の破線はこのスロット共振器の磁力線を概略的に表している。この磁力線によって、この共振器の磁界分布を示している。このようにステップインピーダンス構造のスロット共振器は、両端部の誘導性領域の一方で磁界ベクトルが上向きとなると、他方で磁界ベクトルが下向きとなって、全体で磁気双極子のように振る舞う。共振動作により生じる磁界エネルギーの多くは導体開口部 A P a , A P b による誘導性領域に集中し、電界エネルギーの多くは導体開口部 A P c による容量性領域に分布する。このように磁界エネルギーと電界エネルギーの蓄積領域を分離することによって集中定数回路として作用し、スロット共振器の小型化が可能となる。

## 【 0 0 0 5 】

## 【非特許文献 1】

Bharathi Bhat, Shibani K. Koul, “ANALYSIS, DESIGN AND APPLICATIONS OF FIN LINES”, pp.316-317. 発行所ARTECH HOUSE, INC 発行国U.S.A. 発行年1987

## 【非特許文献 2】

小西良弘, “マイクロ波回路の基礎と応用”, 総合電子出版社, p.169. 発行年1990 (第 1 版)

## 【 0 0 0 6 】

## 【発明が解決しようとする課題】

前記スロット共振器では、同じ共振周波数の共振器を構成する際に、そのステップインピーダンス化によって小型化が可能であるが、共振器の小型化に伴って、導体膜に流れる電流密度が高まるため、導体損失も増大し、無負荷  $Q$  ( $Q_0$ ) の高い共振器が得られないという問題が生じる。

## 【 0 0 0 7 】

そこで、この発明の目的は、ステップインピーダンス化によって小型化するとともに  $Q_0$  の高い共振器、それを備えたフィルタおよび通信装置を提供することにある。

## 【 0 0 0 8 】

**【課題を解決するための手段】**

この発明は、基板に、所定箇所を導体開口部とした導体膜を設けるとともに、導体開口部のうち相対的に開口の広い少なくとも 2 つの誘導性領域と、相対的に開口の狭い容量性領域とを備え、該容量性領域で誘導性領域同士を接続してなる共振器において、誘導性領域に次の構成からなる共振素子を少なくとも 1 つ備えたことを特徴としている。

**【0 0 0 9】**

単数または複数の導体線路からなり、容量性領域と誘導性領域とを有する環状の共振単位の、1 個または複数個から構成される共振素子であって、導体線路は、その一方の端部が自らの他方の端部もしくは同じ共振単位を構成する他の導体線路の端部と幅方向にまたは厚み方向に近接することによって容量性領域を構成している。

**【0 0 1 0】**

この構造により、共振素子の容量性領域を容量素子として作用させ、各導体線路を両端開放の半波長線路として作用させる。また、導体の縁端部分に生じる縁端効果および導体表面に生じる表皮効果をそれぞれ緩和して導体損失を低減する。

**【0 0 1 1】**

また、この発明は、前記基板を、誘電体層と該誘電体層によって一部が厚み方向に間隙をもって積層された複数の導体層とを備えた構造にし、誘電体層と導体層の積層方向にいずれの導体層も形成されていない領域を誘導性領域とし、相対的に開口の狭い部分に代えて、導体層が誘電体層を介して間隙をもって積層された部分を容量性領域としたことを特徴としている。

**【0 0 1 2】**

このように、誘電体層を介して対向する導体層の部分で容量性領域を構成することによって、限られた面積内に所定容量を生じさせて、インピーダンスのステップ比を高め、小型化を図る。また、同一層内で導体膜に設ける開口の狭い部分で容量性領域を構成する場合に比べて導体膜のパターン形成精度によるバラツキを抑え、共振周波数の精度を高める。



**【0013】**

また、この発明は、前記誘導性領域と前記容量性領域とをそれぞれ複数個設けるとともに、誘導性領域同士を容量性領域で接続してなる組を複数組設けたことを特徴としている。

この構造によって、多数の共振器の高集積化を図る。

**【0014】**

また、この発明は、上記構成の共振器と、それに結合する信号入出力手段とを備えてフィルタを構成する。この構造により、小型のフィルタを得る。

**【0015】**

また、この発明は、上記共振器またはフィルタを備えて通信装置を構成する。これにより、上記共振器またはフィルタを設けた高周波回路部での小型化を図り、小型の通信装置を得る。

**【0016】****【発明の実施の形態】**

第1の実施形態に係る共振器について図1～図4を基に説明する。

図1の(B)は共振器の上面図、(A)は(B)におけるA-A部分の断面図である。

**【0017】**

矩形板形状の誘電体基板1の上面には導体開口部APa, APb, APcからなるダンベル型の導体開口部を有する導体膜10を形成している。開口の広い2つの導体開口部APa, APbのそれぞれには複数の導体線路2a, 2b, 2cからなる導体線路集合体2'を形成している。

**【0018】**

この例では、図中破線の楕円で示すように、導体線路2a, 2b, 2cの両方の端部同士を幅方向に近接させている。この破線の楕円で示す部分が後に説明するステップリング共振素子の容量性領域に相当する。また、この例では導体線路2a, 2b, 2cの一方の先端と、それに隣接する他の導体線路の一方の先端とが、Gで示す位置で所定間隔を隔てて向き合うように配置している。この導体線路のパターンは、1本のスパイラル状の導体線路を、途中の所定箇所(図中Gで

示す部分)で部分的に切断して得られるものに等しい。すなわち、ある2つの隣接する共振単位同士で比較すると、共振単位の容量性領域(上述の楕円で囲んだ部分)を周回方向に少しずれた位置に形成している。したがって、半径方向の変化に対する容量性領域の位置をみると、容量性領域は半径方向の変化に伴って周回方向に次第にずれた位置に配置していることになる。

#### 【0019】

ここで、上記導体線路2a, 2b, 2cによる共振器の作用を説明する前に、その1つの共振単位について図2を基に説明する。

図2の(A)は1共振単位の平面図である。(B)は、導体線路2の両方の端部同士の近接部分での電界分布を示している。(C)は導体線路上の電流分布を示している。

#### 【0020】

このように、線路導体2は誘電体基板1上で、一定幅で1周以上周回した形状としていて、その両方の端部を互いに導体線路の幅方向に近接させている。すなわち、図中、破線の楕円で囲んで示すように、導体線路2の一方の端部x1と他方の端部x2を互いに幅方向に近接させている。

#### 【0021】

図2の(B)において実線の矢印は電界ベクトル、白抜きの矢印は電流ベクトルを表している。この(B)に示すように、導体線路の両端x1, x2の幅方向に近接する部分に電界が集中する。また、導体線路の一方の先端部と、それに近接する他方の端部付近x11との間に、および他方の先端部と、それに近接する他方の端部付近x21との間にも電界が分布し、これらの部分に容量が生じる。

#### 【0022】

電流分布について見ると、(C)に示すように、電流強度は、導体線路のAからBにかけて急峻に増大し、B～Dの領域において略一定値を保ち、DからEにかけて急激に減少する。両端部は0である。導体線路の両端部同士が幅方向に近接する領域A～B, D～Eは容量性領域、その他の領域B～Dを誘導性領域と呼ぶことができる。この容量性領域と誘導性領域とにより共振動作する。すなわち、この共振単位は、それを集中定数回路のように見なせばLC共振回路を構成し

ている。

#### 【0023】

以下、このように、導体線路からなり、容量性領域と誘導性領域を有する環状の単位を単に共振単位という。

#### 【0024】

このように、共振単位が、インピーダンスの高い誘導性領域とインピーダンスの低い容量性領域とから構成していて、インピーダンスがステップ状に変化するので、共振単位をステップリングと呼び、共振素子が複数の共振単位からなるので、その共振素子を多重ステップリング共振素子と呼ぶことにする。

#### 【0025】

このようにして、限られた占有面積内に線数の多い導体線路2の集合体を配置して、線数の多い導体線路を設け、且つ小型の共振器を構成する。

#### 【0026】

図3は、図1に示した共振器の等価回路図である。(B)は図1に示した導体線路2a, 2b, 2cを形成しないで導体開口部APa, APb, APcを有する導体膜10のみを形成したスロット共振器の等価回路である。導体開口部APa, APbによる誘導性領域をインダクタL0、導体開口部APcによる容量性領域をキャパシタC0で表せば、そのスロット共振器は図3の(B)のように表すことができる。すなわち、上記開口部APa, APb, APcによるスロット共振器は集中定数回路としてはLC並列共振回路として作用する。

#### 【0027】

図1に示した導体線路2a, 2b, 2cによる各共振単位は、それぞれ容量性領域と誘導性領域を環状に接続した構造であるので、これをキャパシタとインダクタの並列回路で表せば、共振器全体の等価回路は図3の(A)のように表せる。

#### 【0028】

このように、スロット共振器の誘導性領域として作用する導体開口部の内部に多重ステップリング共振素子を配置することによって、誘導性領域としての導体開口部の端縁部における電流集中が緩和され、導体損失が抑制できる。また、多

重ステップリング共振素子の各導体線路の幅および線路間隔を導体の表皮深さと同程度またはそれ以下にするとともに線数を増すことによって、全体の縁端効果による導体損失が抑えられる。但し、この導体損失の改善効率を高めるためには、多重ステップリング共振素子の半径断面で見たとき各導体線路に流れる電流の合計値と導体開口部の縁に沿って流れる電流値との比を最適な比率に設定することが重要である。この電流比率は、多重ステップリング共振素子内部の容量性領域の容量の合計値（以下「合計容量値」という。）と、導体開口部 A P c に形成される容量との比率によって制御する。

#### 【0029】

図4はその電流比率と導体損失との関係をシミュレーションした結果を示している。図4の（A）はそのモデルであり、導体開口部 A P a, A P b の直径を 0.7 mm、導体開口部 A P c の長さも 0.7 mm に定め、導体開口部 A P a, A P b 内に設ける多重ステップリング共振素子の導体線路の数を 1～5 まで変化させた。図4の（B）において横軸は導体開口部 A P c による容量性領域の容量に対する上記多重ステップリング共振素子の合計容量値に相当する。縦軸は導体 Q 上昇率である。この導体 Q が上昇する程、導体損失が抑制できていることになる。図4の（B）に示すように、多重ステップリング共振素子の導体線路の数を増す程、導体損失を抑制することができ、また導体線路の数を増す程、多重ステップリング共振素子に流れる電流比率を高めた条件で、より高い導体損失低減効果が得られることがわかる。この関係から多重ステップリング共振素子の導体線路のパターン形成精度の限界と寸法精度を考慮して、最適な導体線路数、多重ステップリング共振素子の合計容量値、およびスロット共振器の容量性領域である導体開口部 A P c のスロット幅を定めればよい。

#### 【0030】

次に、第2の実施形態に係る共振器について図5～図8を基に説明する。

図5の（C）は共振器の上面図、（A）は（C）における A-A 部分の断面図である。また、（B）は（A）における（B）部分の拡大図である。（D）はこの共振器に用いる共振素子 100 の構成を示す図である。

#### 【0031】

矩形板形状の誘電体基板 1 の上面には、導体開口部 A P a , A P b , A P c からなるダンベル型の導体開口部を有する導体膜 10 を形成している。この導体開口部 A P a , A P b の上部には共振素子 100 を実装している。図 5 の (C) ではこの共振素子 100 を実装する前の状態であるので、共振素子 100 の実装位置を破線で表している。

#### 【0032】

共振素子 100 は、矩形板形状の基板 15 の一方の主面に導体線路集合体 2' を形成している。この導体線路集合体 2' の各導体線路は第 1 の実施形態で示した導体開口部 A P a , A P b に形成したものと同様である。したがって、同様に多重ステップリング共振素子として作用する。但し、第 1 の実施形態では誘電体基板 1 に対して厚膜印刷法によって導体膜 10 と同時に導体線路集合体 2' を形成することになるが、この第 2 の実施形態では薄膜により導体線路集合体 2' を形成している。例えば、エッチング法やリフトオフ法などのフォトリソグラフィで形成する。

#### 【0033】

図 5 の (D) では各導体線路のパターンを明示するために線幅および線路間隔をとともに極端に広く描き、その本数も少なく表しているが、薄膜微細加工によれば、厚膜印刷法による場合に比べて各導体線路の線路幅および線路間隔を非常に微細化でき、全体の導体損失を効果的に抑えられる。

#### 【0034】

この共振素子 100 を誘電体基板 1 の上面に実装する際、共振素子 100 の四隅部分 B D を誘電体基板 1 に接合する。その状態で共振素子 100 の複数の導体線路のうち外側の 1 本または複数本の導体線路が導体開口部 A P a , A P b の縁に一部オーバーラップする位置関係となるように共振素子 100 を実装する。

#### 【0035】

このように、多重ステップリング共振素子をスロット共振器とは別に作成できるようにしたことにより、導体膜面積の大きな部分を厚膜印刷法などによって安価に製造することができ、一方共振素子 100 の微細な導体線路を薄膜微細加工の手法で非常に微細な導体線路を形成することができる。このようにして、全体

に小型化且つ低コスト化を図ることができる。また、図5に示した例では、誘電体基板1の四側面および底面に遮蔽電極7を形成したので、他の共振器や線路との干渉が低減でき、さらに不要波も抑圧できる。

#### 【0036】

また、共振素子100の実装時に、共振素子100の導体線路集合体2'の一部が誘電体基板1側の導体開口部の縁にオーバーラップする位置関係としたことにより、共振素子100の実装時の横ずれによる電気的特性劣化の感度が小さくなり、特性のバラツキの少ない共振器が容易に製造できるようになる。

#### 【0037】

次に、多重ステップリング共振素子を備えた共振素子100の実装による共振装置のQ向上効果を実験した結果を図6～図8を基に説明する。

図6は共振素子実装前のスロット共振器のモデルである。ここでは単一の共振素子を用いて実験するために、単一の円形導体開口部APaとスロット状の導体開口部APcを設けるとともに、そのスロット状導体開口部APcの所定の位置にチップコンデンサC1を実装して、共振器を構成している。図6の(A)は上面図、(B)は導体開口部APa部分の断面図、(C)はこの共振器の等価回路図である。L0は、導体開口部APaによる誘導性領域に相当するインダクタ、C0は導体開口部APcによる容量性領域に相当するキャパシタ、C1はチップコンデンサC1のキャパシタである。

#### 【0038】

図7は図6に示したモデルに共振素子100を実装した状態を示している。共振素子100に設けた多重ステップリング共振素子の導体線路の一部が図6に示した導体開口部APaによる誘導性領域と誘導性結合するので、等価回路は図7の(C)に示すようになる。ここで、LSRは共振素子100によるインダクタ、CSRは共振素子100によるキャパシタである。ここで、共振素子100に設けた多重ステップリング共振素子の直径は1.9mmで約230本の導体線路(共振単位)を構成している。

#### 【0039】

図8はスロット共振器に対する多重ステップリング共振素子の電流比率とQ向

上効果との関係を示す図である。ここで、横軸は誘電体基板 1 に設けた導体膜 10 に流れる電流に対する共振素子 100 の多重ステップリング共振素子に流れる電流の比率、縦軸は共振素子 100 を実装することによる Q の向上率である。この電流比は上記チップコンデンサ C1 の容量に対する共振素子 100 に設けた多重ステップリング共振素子の合計容量値の比に相当する。

#### 【0040】

このように、電流比率に応じて Q の向上効果が変わるので、最も効率良く Q を高められるように、多重ステップリング共振素子の導体線路のパターン形成精度の限界と寸法精度を考慮して、最適な導体線路数、多重ステップリング共振素子の合計容量値、およびスロット共振器の容量性領域である導体開口部 A P c のスロット幅を定めればよい。

#### 【0041】

図 9 は第 3 の実施形態に係る共振器について示している。図 9 において (C) は共振器の上面図、(A) は (C) における A-A 部分の断面図、(B) は (C) の部分拡大図である。

#### 【0042】

この共振器は、誘電体基板 1 に設ける誘導性領域として作用する導体開口部の数を 3 つにした例である。すなわち、矩形板形状の誘電体基板 1 の上面には (C) に示すような導体開口部 A P a ~ A P e を有する導体膜 10 を形成している。これらの導体開口部のうち、A P a, A P b, A P d がそれぞれ誘導性領域として作用し、A P c, A P e がそれぞれ容量性領域として作用する。また、誘導性領域として作用する導体開口部 A P a, A P b, A P d には、それぞれ第 1 の実施形態の場合と同様の多重ステップリング共振素子を構成している。図 9 の (B) は、導体開口部 A P d 部分の多重ステップリング共振素子の構成を示している。導体線路集合体 2' の構成は第 1 の実施形態の場合と同様である。

#### 【0043】

このようにして、導体開口部 A P a, A P b による 2 つの誘導性領域と、導体開口部 A P c による 1 つの容量性領域との組が 1 つの (1 段の) 共振器として作用し、2 つの誘導性領域として作用する導体開口部 A P b, A P d と容量性領域

として作用する1つの導体開口部APeとの組がもう1つの(2段目の)共振器として作用する。この2つの共振器の磁界分布は(A)の破線で示すようになり、2つの共振器が磁界結合する。すなわち結合した2段の共振器として作用する。

#### 【0044】

図10は、第4の実施形態に係る共振器の構成を示す図である。図10において(B)は共振器の上面図、(A)は(B)におけるA-A部分の断面図である。

この共振装置は、第2の実施形態で示したスロット共振器の段数を2段にしたものである。すなわち、誘電体基板1には、図9の(C)に示したものと同様に導体開口部を有する導体膜10を形成していて、それぞれ誘導性領域として作用する3つの導体開口部の上に共振素子100を実装している。この構成により、スロット共振器の単位で数えた時、2段の共振器として作用する共振器を構成することができる。

#### 【0045】

図11は、導体開口部のパターンの異なる4つの共振器の例について示している。これらはいずれも共振器の上面図であるが、誘電体基板上の導体膜10のパターンのみを示している。それぞれ誘導性領域として作用する導体開口部のすべてまたは一部に第1の実施形態で示したような多重ステップリング共振素子または単一のステップリング共振素子を構成するか、第2の実施形態で示したような共振素子100を実装する。

#### 【0046】

(A)の例では、導体開口部APa~APeのうち開口の大きなAPa, APb, APdを誘導性領域として作用させ、開口の狭い導体開口部APc, APeを容量性領域として作用させる。そして、中央の導体開口部APbの直径を他の導体開口部APa, APdの直径より大きく形成している。これにより、2つの共振器が結合した結果として現れる2つのモード(偶モードと奇モード)の共振周波数に差が生じ、2つの共振器間の結合係数を制御することができる。例えば両側の導体開口部APa, APdの大きさを一定にするなら、それに対する中央



の導体開口部 A P b の大きさによって結合係数を所望の値にできる。また、中央の導体開口部 A P b に磁界エネルギーが集中するモード（奇モード）の導体損失が改善され、その結果、共振器の Q 値が改善される。

#### 【0047】

図 11 の（B）に示す例では、2つの誘導性領域と1つの容量性領域を組とする共振器の向きを、隣接する共振器同士で異ならせている。ここで、導体開口部 A P a、A P b、A P d、A P f がそれぞれ誘導性領域として作用し、導体開口部 A P c、A P e、A P g がそれぞれ容量性領域として作用する。このように、2つの誘導性領域と1つの容量性領域を組とする共振器を1つの誘導性領域を兼用して順次連結することによって多段のスロット共振器を構成することができる。そして、限られた面積内に多くの誘導性領域を配置できるので、共振器の多段化に有利である。

#### 【0048】

また、各共振器の磁界ループのなす向きが、隣接する共振器で異なるので、その向きによって（交差する角度によって）、隣接する共振器間の結合の強さを定めることもできる。

#### 【0049】

（C）に示す例では、5列3行のマトリックス状に配置した導体開口部 A P a a ~ A P c e を設け、それらの誘導性領域として作用する導体開口部の間を格子状に結ぶ導体開口部を設け、それらをそれぞれ容量性領域として作用させる。上記容量性領域の数が共振器の数に等しいので、この例では、22段の共振器として作用する。

#### 【0050】

図 12 は、第 6 の実施形態に係る共振器の構成を示す図である。図 12 の（B）は上部の遮蔽キャップ 14 を取り除いた状態での上面図、（A）は（B）の A - A 部分の断面図である。また（C）、（D）は各層に形成した導体層のパターンを示している。

#### 【0051】

（A）に示すように、多層基板 12 には複数の導体層と誘電体層を交互に積層

して成る積層部 4 5 を設けている。各層の導体層は (C), (D) に示したように、2 種類のパターンからなる導体層 4, 5 を交互に誘電体層を介して積層している。各導体層 4, 5 は多層基板 1 2 の四側面および底面に形成した遮蔽電極 7 に導通させている。従って、誘電体層と導体層との積層方向に何れの導体層も形成されていない領域が誘導性領域 I A a, I A b として作用する。また誘電体層を介して導体層同士が対向する領域が容量性領域 C A として作用する。

そして、誘導性領域 I A a, I A b に相当する導体開口部 A P a, A P b に多重ステップリング共振素子として作用する導体線路集合体 2' を形成している。

#### 【0052】

このように複数の導体層および誘電体層を積層して容量性領域 C A を構成することによって容量性領域のサイズを縮小化でき、より小型な共振器が得られる。

#### 【0053】

なお、多層基板 1 2 の上部に導電性の遮蔽キャップ 1 4 を取り付けることによって遮蔽構造の共振器を構成している。

上記多層基板 1 2 は、誘電体セラミックグリーンシートに対する導電性ペーストの印刷によるパターン形成およびそのシートの積層・プレス・焼成といった一連の積層多層基板の製造方法によって製造できる。また、基板上に誘電体層と導体層を順に印刷し、焼成することによって製造する方法を採ることもできる。

#### 【0054】

次に、第 7 の実施形態に係るフィルタの構成例を図 1 3 を基に説明する。

図 1 3 において、(D) はフィルタの上面図、(A) は (D) における A-A 部分の断面図である。(E) はフィルタの正面図であり、(B) は (E) における B-B 部分の断面図である。また (C) は上部の遮蔽キャップ 1 4 を取り外した状態での上面図 ((E) における C-C 部分の平面図) である。多層基板 1 2 には、図 1 2 に示した多層基板 1 2 の構造と同様に、2 種類のパターンからなる複数の導体層を誘電体層を介して交互に積層している。これにより、3 つの誘導性領域 I A a, I A b, I A c およびそれらの間を繋ぐ 2 つの容量性領域 C A a, C A b を設けている。

#### 【0055】

また、(A) (B) に示すように、多層基板 12 の上記 2 つの導体層パターンの積層部分から離れた位置に入出力結合用電極 8 a, 8 b を形成している。これらの入出力結合用電極 8 a, 8 b の一方の端部は多層基板 12 の側面に形成した遮蔽電極 7 に導通させていて、他端は入出力端子 9 a, 9 b に導通させている。この構造により、入出力結合用電極 8 a, 8 b と遮蔽電極 7 とによって結合ループを構成している。

#### 【0056】

2 つの誘導性領域 I A a, I A b と 1 つの容量性領域 C A a との組が 1 つの (1 段の) 共振器として作用し、2 つの誘導性領域 I A b, I A c と 1 つの容量性領域 C A b との組がもう 1 つの (2 段目の) 共振器として作用する。この 2 つの共振器の磁界分布は (A) の破線で示すようになり、入出力結合用電極 8 a, 8 b はそれぞれの共振器と磁界結合する。従って、このフィルタは 2 段の共振器による帯域通過特性を示すフィルタとして作用する。

このようにして、小型且つ Q の高い共振器を備えて、挿入損失の低い帯域通過特性を有するフィルタとして用いることができる。

#### 【0057】

なお、図 9、図 10、図 11 (B), (C)、図 13 では、隣接する導体開口部の大きさを揃えて表したが、これらの図に示したように 2 つの誘導性領域と 1 つの容量性領域との組による共振器が複数組存在する場合に、隣接する共振器間の結合係数を定めるために、各導体開口部の大きさを異ならせても良い。前述したように、隣接する導体開口部間の大きさを変えることによって、2 つの共振器間の偶モードと奇モードの周波数に差を生じさせて、その 2 つの共振器間の結合係数を制御することができる。また、導体開口部の形状を定めることによって同様に 2 つの共振器間の結合係数を制御することができる。

#### 【0058】

次に第 8 の実施形態に係る共振器について図 14 を基に説明する。

図 1 に示した例では、誘電体基板 1 の誘導性領域として作用する導体開口部に備えるステップリング共振素子は、導体線路 2 の一方の端部を自らの他方の端部に近接させて単数の導体線路で環状の共振単位を構成したが、共振単位を構成す

る導体線路は単数である必要はなく複数であってもよい。すなわち、1つの共振単位を複数の導体線路で構成することとし、導体線路2の一方の端部を同じ共振単位を構成する他の導体線路の端部に近接させるように構成してもよい。これにより、一つの共振単位が複数の容量性領域と複数の誘導性領域を持つようになる。例えば図14に示すように、2つの導体線路で環状の共振単位を構成してもよい。図14の(A)に示す例では、誘電体基板1の表面に2a, 2bで示す2つの導体線路をそれぞれ半周以上周回した形状としている。同様にして一周する間に3つの容量性領域を持つように各導体線路を1/3周を越える程度の角度範囲を周回した形状としてもよい。

#### 【0059】

図14の(A)では、導体線路2aの一方の端部xa1と導体線路2bの一方の端部xb1とを幅方向に近接させている。同時に、導体線路2aの他方の端部xa2と導体線路2bの他方の端部xb2とを幅方向に近接させている。この2組の端部同士の近接する領域で2つの容量性領域を形成している。したがって、導体線路2a, 2bがそれぞれ両端開放の半波長線路として作用する。

#### 【0060】

図14の(B)は、図14の(A)に示した共振単位を2つ設けて共振器を構成した例である。導体線路2aの両方の端部と導体線路2bの両方の端部がそれぞれ幅方向に近接して2つの容量性領域を形成し、導体線路2cの両方の端部と導体線路2dの両方の端部がそれぞれ幅方向に近接して2つの容量性領域を形成している。このようにして図14(B)で4つの破線の楕円で囲んだ部分に容量性領域を形成している。また、各共振単位の導体線路の一方の先端と、それに隣接する他の共振単位の導体線路の一方の先端とが、Gで示す位置で所定間隔を隔てて向き合うように各導体線路2a, 2b, 2c, 2dを配置している。この配置によって2つの共振単位の隣接位置で導体線路同士の間隔を一定にしている。したがって、導体線路全体にわたって縁端効果による電流集中を緩和することができ、その分導体損失が抑えられる。

#### 【0061】

このように1つの共振単位を複数の導体線路で構成した多重ステップリング共

振素子は、図5に示したような共振素子100に適用してもよい。

なお、上述の各実施形態に示した例では、ステップリング共振素子を構成する導体線路2の端部同士を線路の幅方向に近接させたが、それを誘電体層を介して厚み方向に近接させるように構成してもよい。

#### 【0062】

次に、第9の実施形態に係るデュプレクサと通信装置の構成を示す。

図15の(A)はデュプレクサのブロック図である。ここで、送信フィルタと受信フィルタは、それぞれ図13に示した構成からなる。送信フィルタTxFILと受信フィルタRxFILの通過帯域は、それぞれの帯域に合わせて設計する。また、送受共用端子としてのアンテナ端子への接続は、送信信号の受信フィルタへの回り込み、および受信信号の送信フィルタへの回り込みを防止するように位相調整する。

#### 【0063】

図15の(B)は、通信装置の構成を示すブロック図である。ここで、デュプレクサDUPとしては(A)に示した構成のものを用いる。回路基板上には、送信回路Tx-CIRと受信回路Rx-CIRを構成していて、デュプレクサDUPの送信信号入力端子に送信回路Tx-CIRが接続され、デュプレクサDUPの受信信号出力端子に受信回路Rx-CIRが接続され、且つアンテナ端子にアンテナANTが接続されるように、上記回路基板上にデュプレクサDUPを実装する。

#### 【0064】

##### 【発明の効果】

この発明によれば、開口の広い少なくとも2つの誘導性領域と、開口の狭い容量性領域とでスロット共振器を構成するとともに、その誘導性領域に結合する共振器を備えたことにより、導体の縁端部分に生じる縁端効果および導体表面に生じる表皮効果がそれぞれ緩和されて導体損失が低減される。その結果、小型且つQoの高い共振器が得られる。

#### 【0065】

また、この発明によれば、誘導性領域同士をつなぐ容量性領域を、誘電体層と

該誘電体層によって一部が厚み方向に間隙をもって積層された複数の導体層とで構成したことにより、限られた面積内に所定容量を生じさせて、インピーダンスのステップ比を高めることができ、その分小型化できる。また、同一層内で導体膜に設ける開口の狭い部分で容量性領域を構成する場合に比べて導体膜のパターン形成精度によるバラツキを抑え、共振周波数の精度を高めることができる。

#### 【0066】

また、この発明によれば、誘導性領域と容量性領域とをそれぞれ複数個設けるとともに、誘導性領域同士を容量性領域で接続してなる組を複数組設けたことにより、単一の基板に多数の共振器が高集積化できる。

#### 【0067】

また、この発明によれば、上記のいずれかに記載の構成からなる共振器と、その共振器に結合する信号入出力手段とを備えたことにより、小型で且つ低挿入損失のフィルタ特性が得られる。

#### 【0068】

また、この発明は、上記共振器またはフィルタを備えて通信装置を構成することにより、上記共振器またはフィルタを設けた高周波回路部が小型化でき、小型の通信装置が得られる。

#### 【図面の簡単な説明】

【図1】 第1の実施形態に係る共振器の構成を示す図

【図2】 同共振器におけるステップリング共振素子の電界分布および電流強度の分布を示す図

【図3】 同共振器の等価回路図

【図4】 同共振器における多重ステップリング共振素子の付与による導体Qの改善効果を示す図

【図5】 第2の実施形態に係る共振器の構成を示す図

【図6】 共振素子を実装することによるQ向上効果を測定するための共振器の構成を示す図

【図7】 図6に示した共振器に共振素子を実装した状態を示す図

【図8】 スロット共振器に対する多重ステップリング共振素子の電流比率と

## Q 向上効果との関係を示す図

【図 9】 第 3 の実施形態に係る共振器の構成を示す図

【図 1 0】 第 4 の実施形態に係る共振器の構成を示す図

【図 1 1】 第 5 の実施形態に係る 4 種類の共振器の構成を示す図

【図 1 2】 第 6 の実施形態に係る共振器の構成を示す図

【図 1 3】 第 7 の実施形態に係るフィルタの構成を示す図

【図 1 4】 第 8 の実施形態に係る共振器の主要部の構成を示す図

【図 1 5】 第 9 の実施形態に係るデュプレクサおよび通信装置の構成を示す

## ブロック図

【図 1 6】 従来の共振器の構成を示す図

## 【符号の説明】

1 - 誘電体基板

2 - 導体線路

4, 5 - 導体層

7 - 遮蔽電極

8 - 入出力結合用電極

9 - 入出力端子

1 0 - 導体膜

1 2 - 多層基板

1 4 - 遮蔽キャップ

4 5 - 積層部

A P - 導体開口部

I A - 誘導性領域

C A - 容量性領域

1 0 0 - 共振素子

1 3 - 導体膜

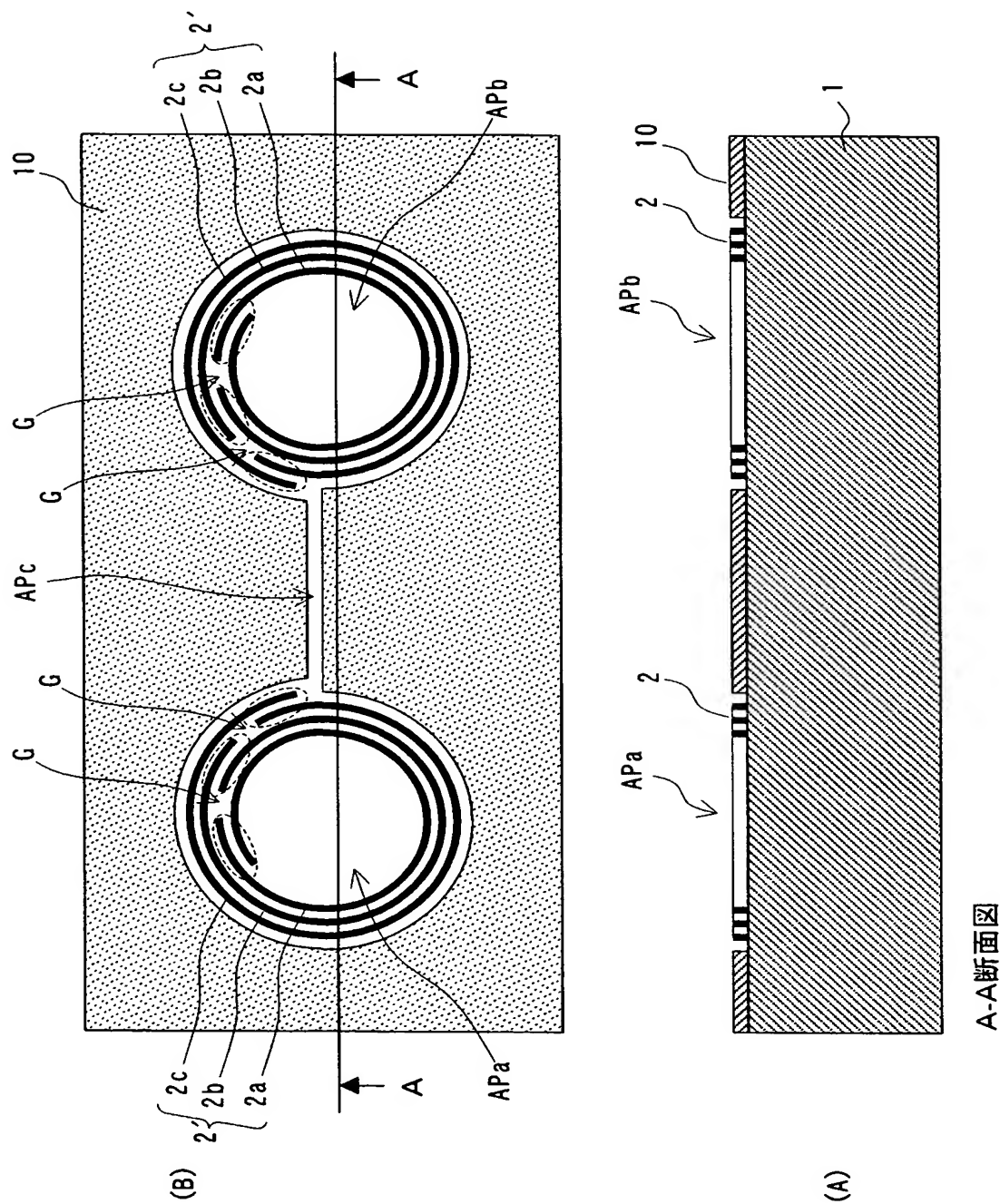
1 5 - 基板

2' - 導体線路集合体

B D - ボンディング部

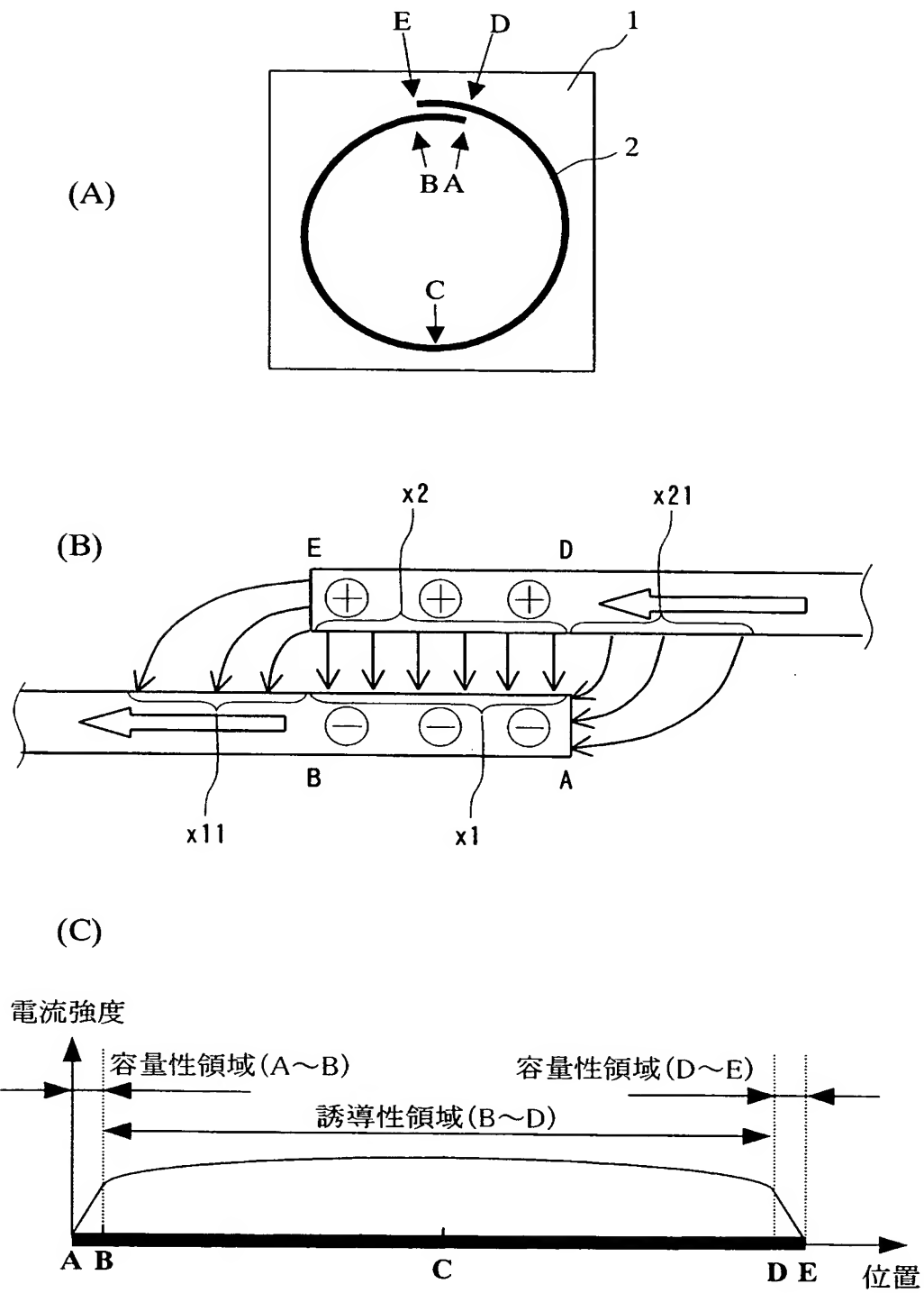
【書類名】 図面

【図 1】



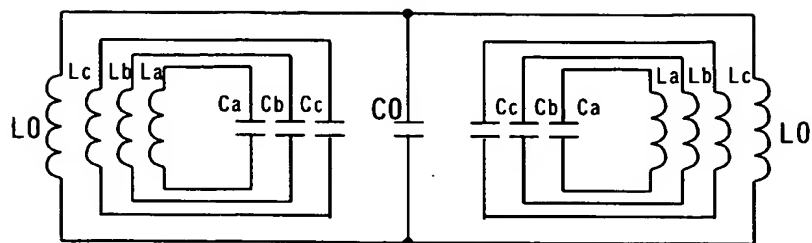


【図 2】

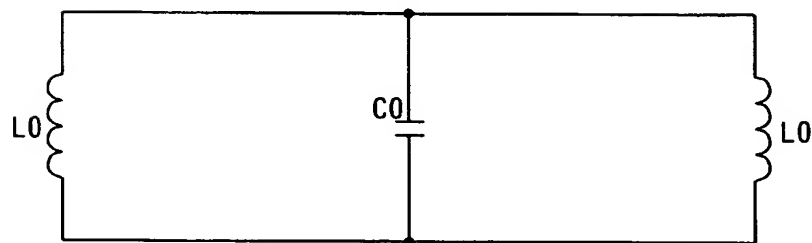


【図 3】

(A)

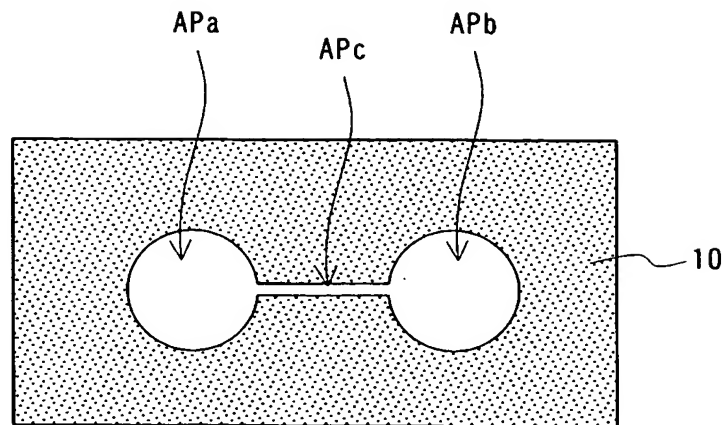


(B)

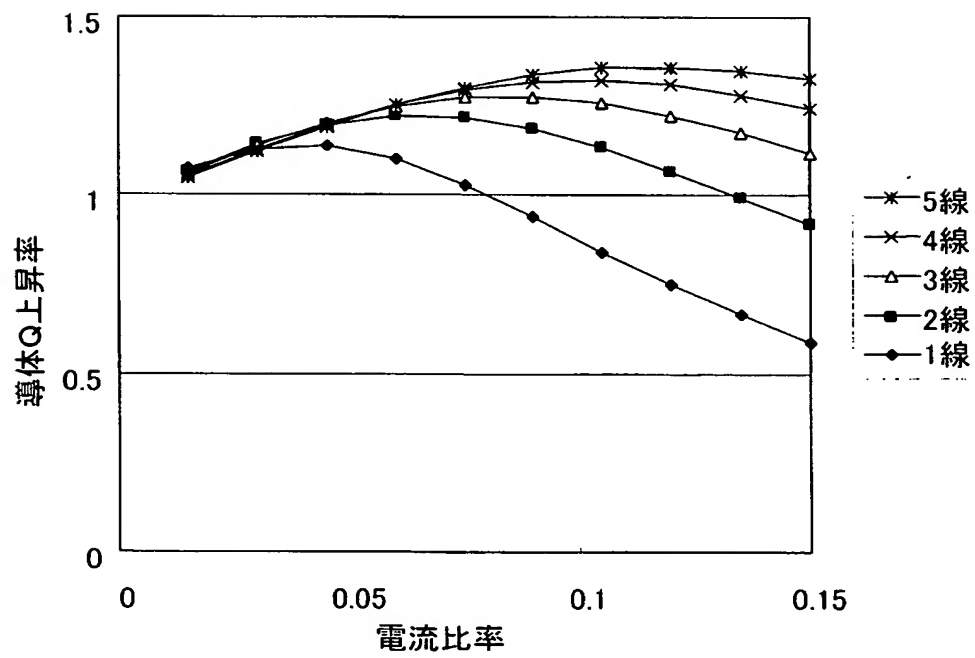


【図 4】

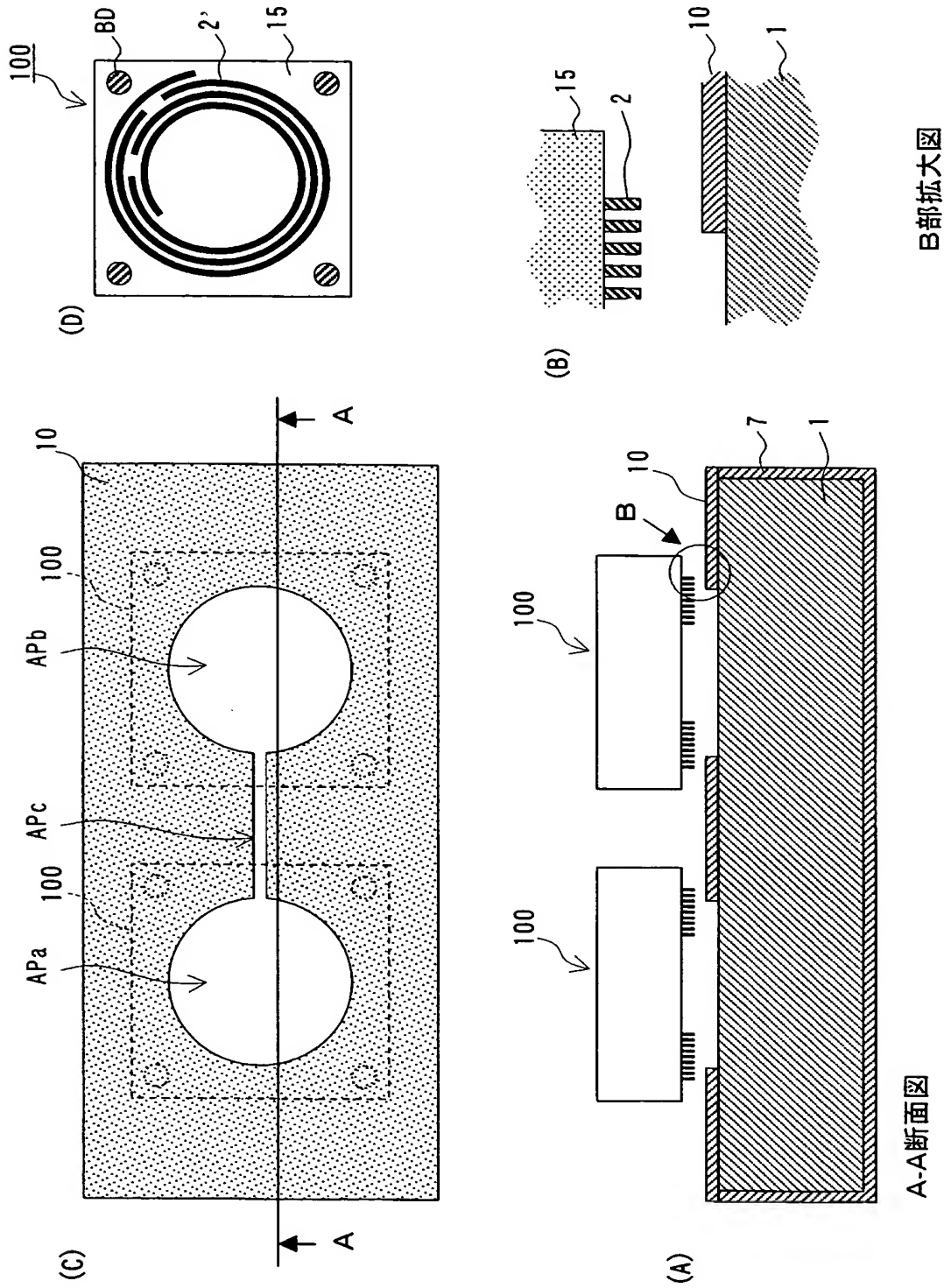
(A)



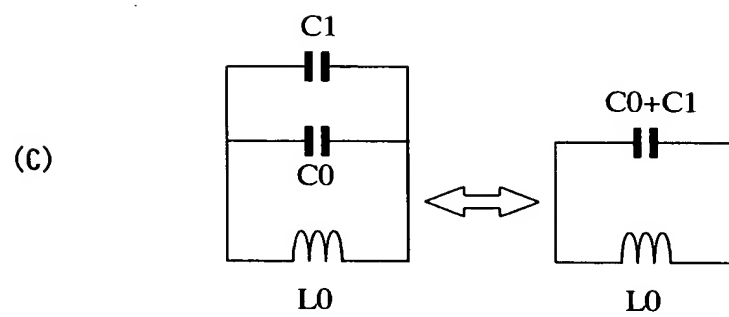
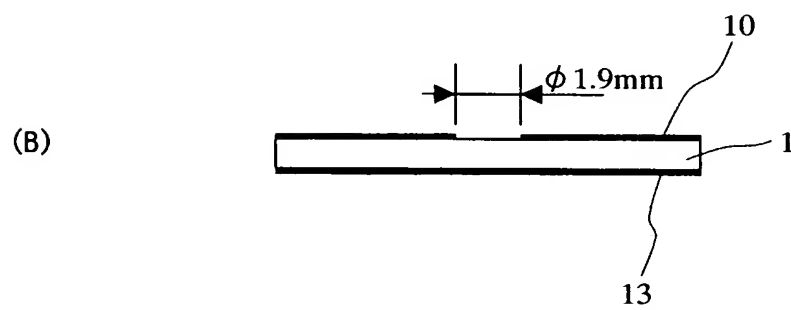
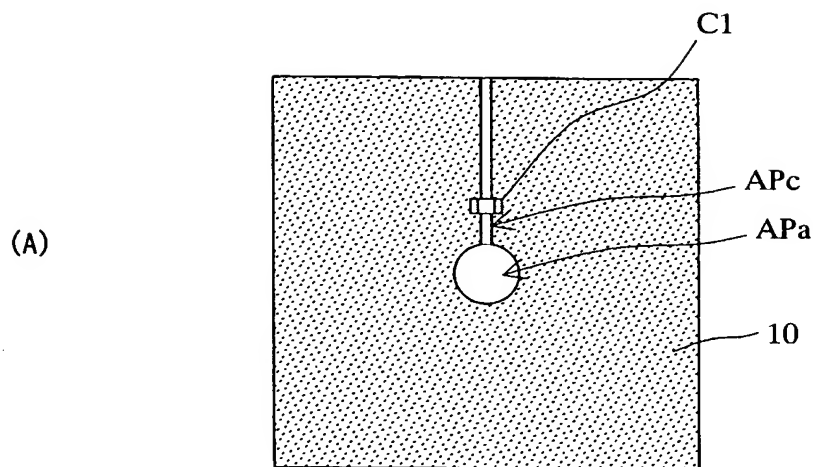
(B)



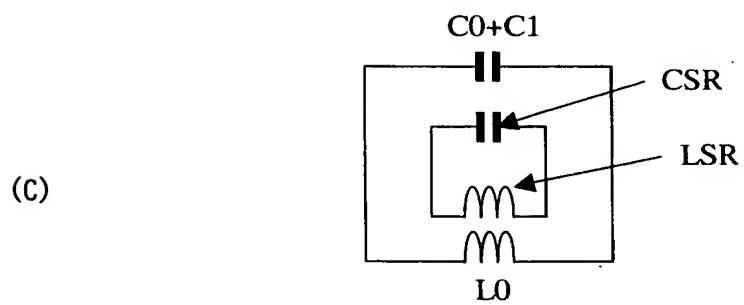
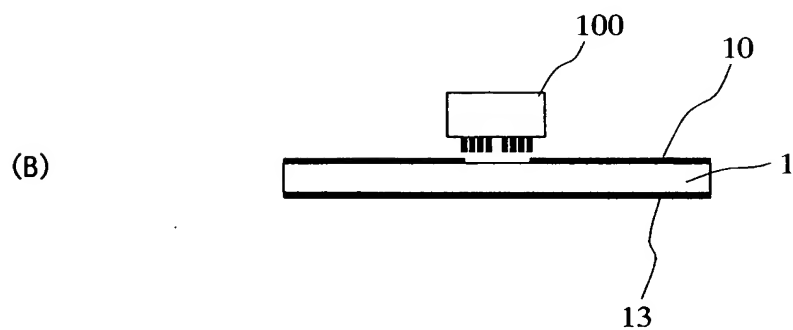
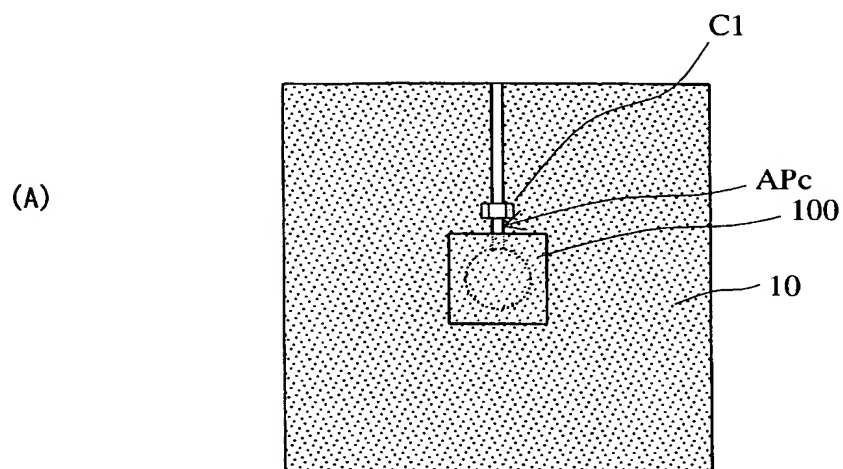
【図 5】



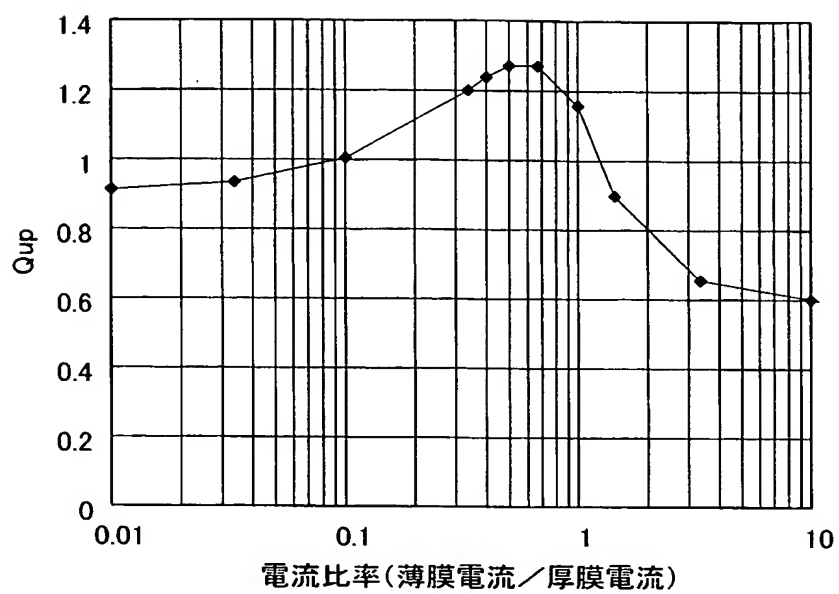
【図 6】



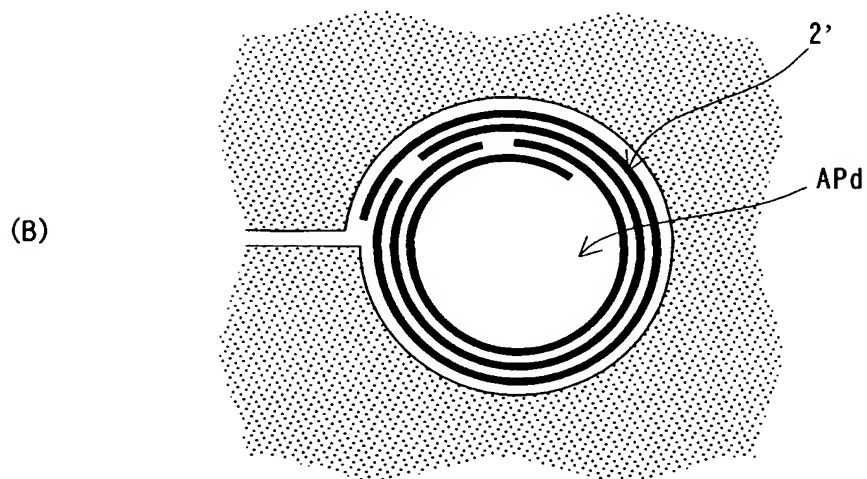
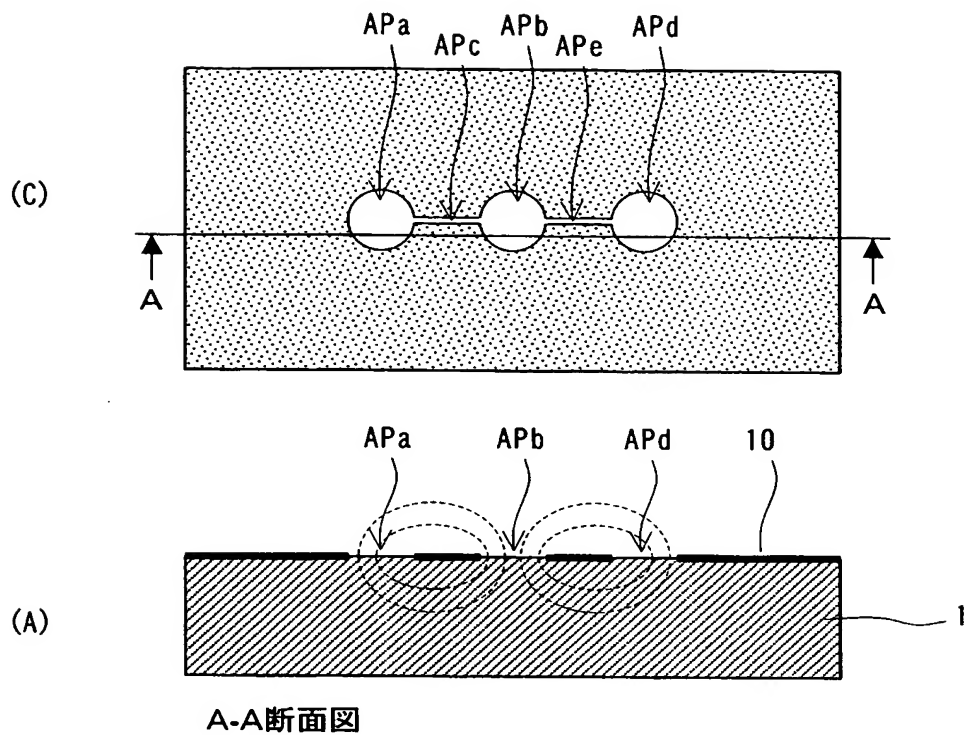
【図 7】



【図 8】

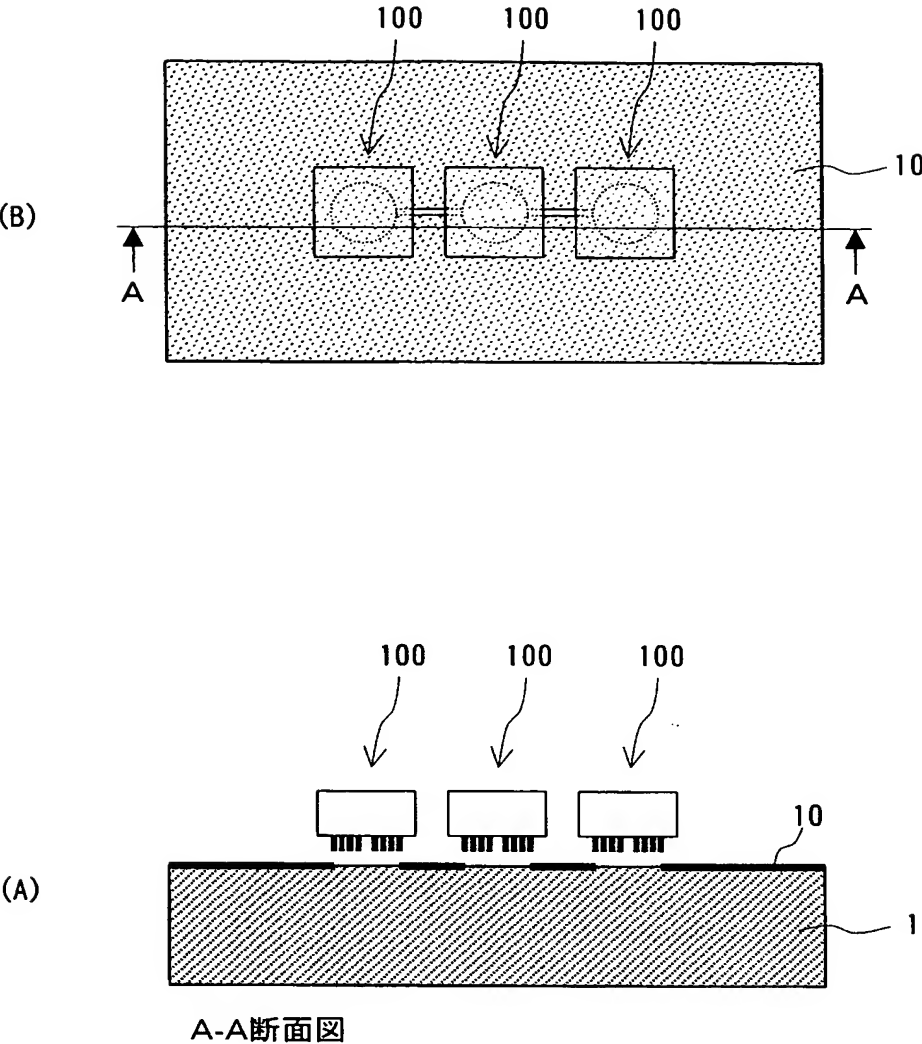


【図 9】

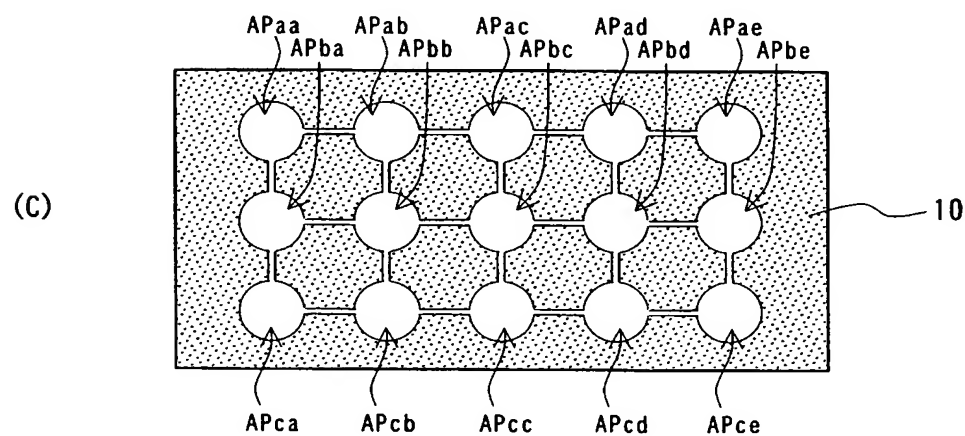
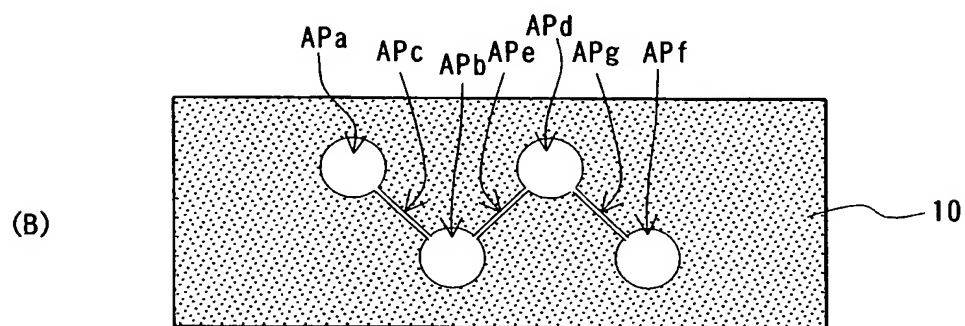
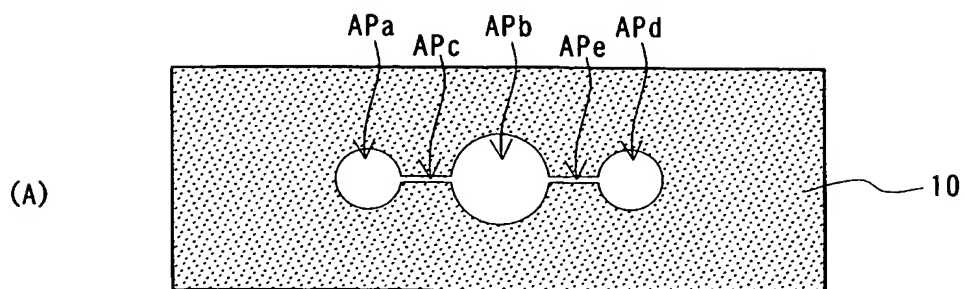




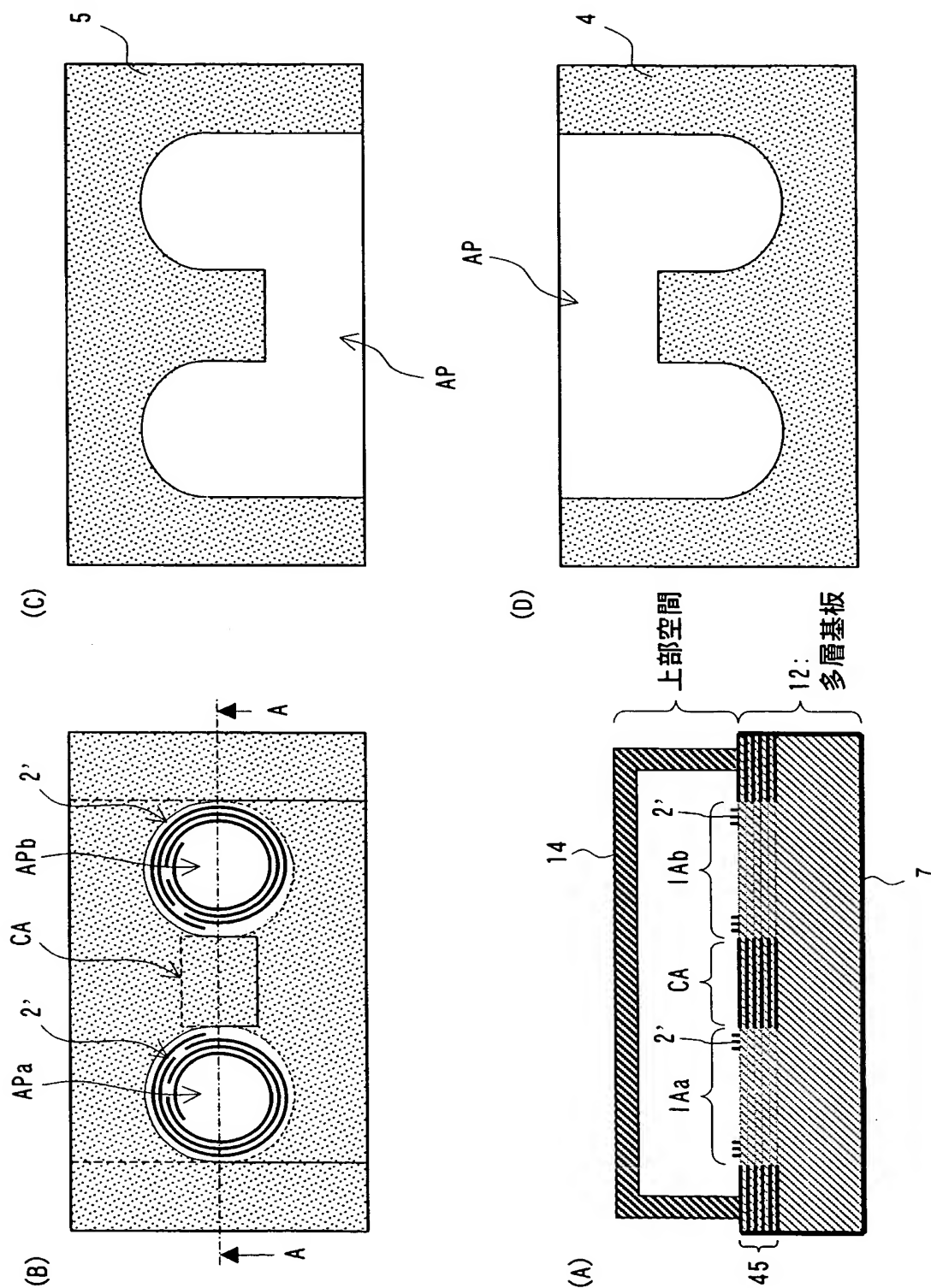
【図 1 0】



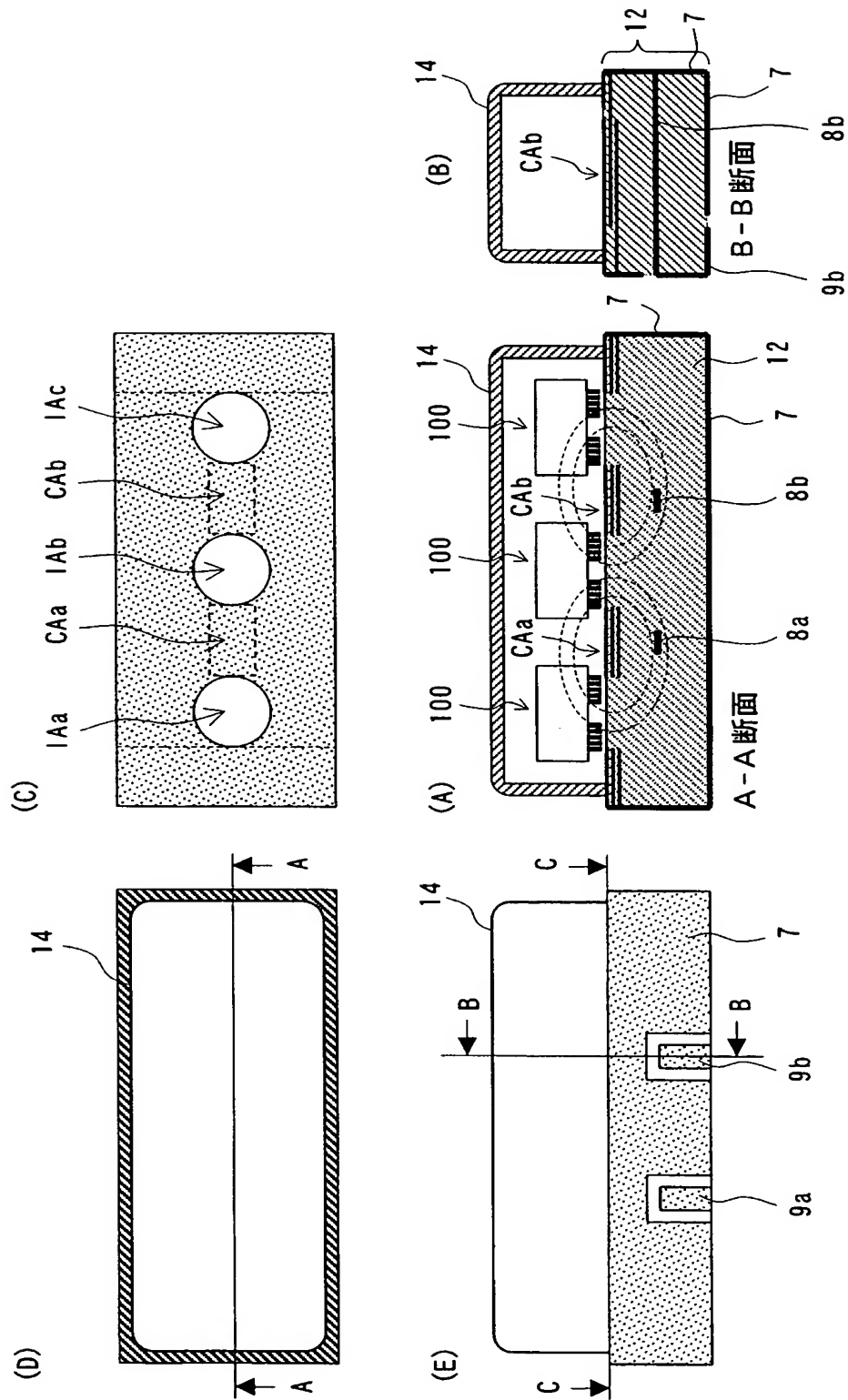
【図 11】



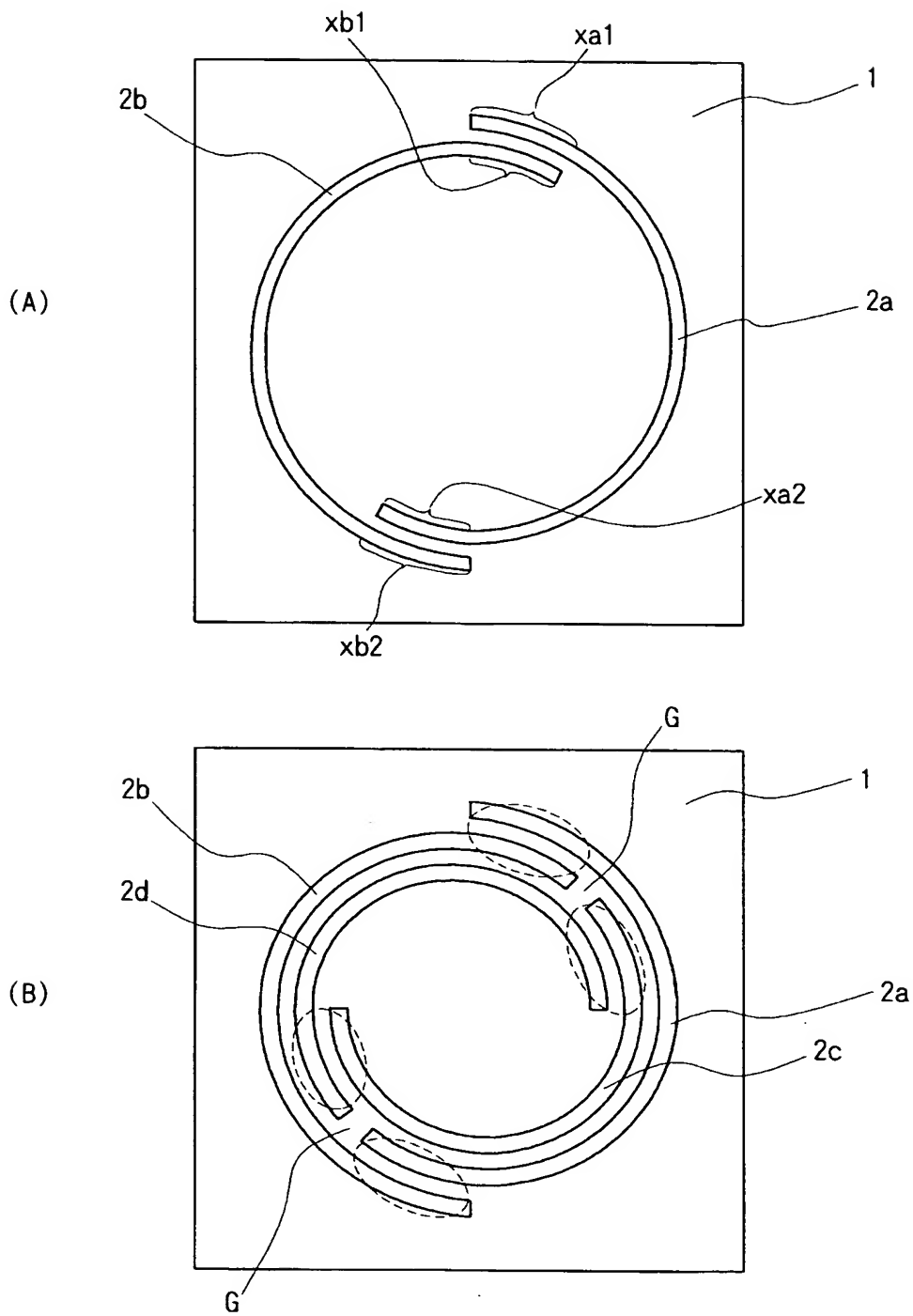
【図 12】



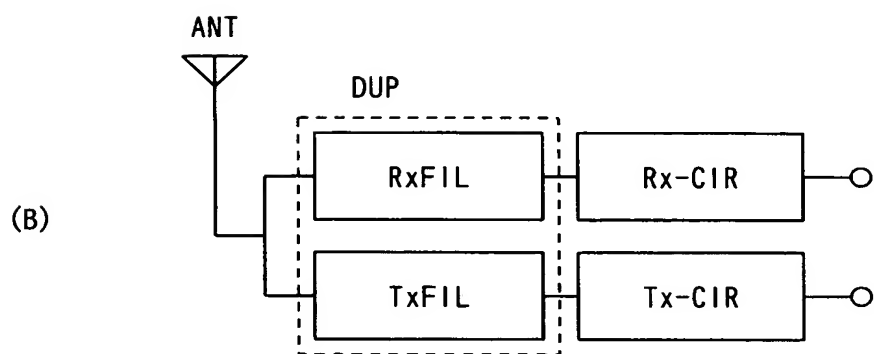
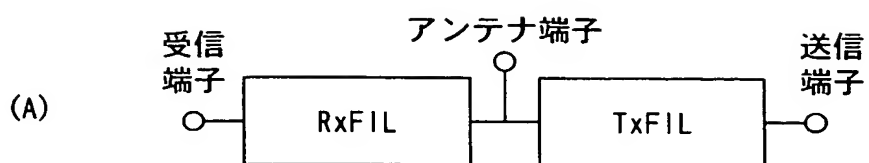
【図 13】



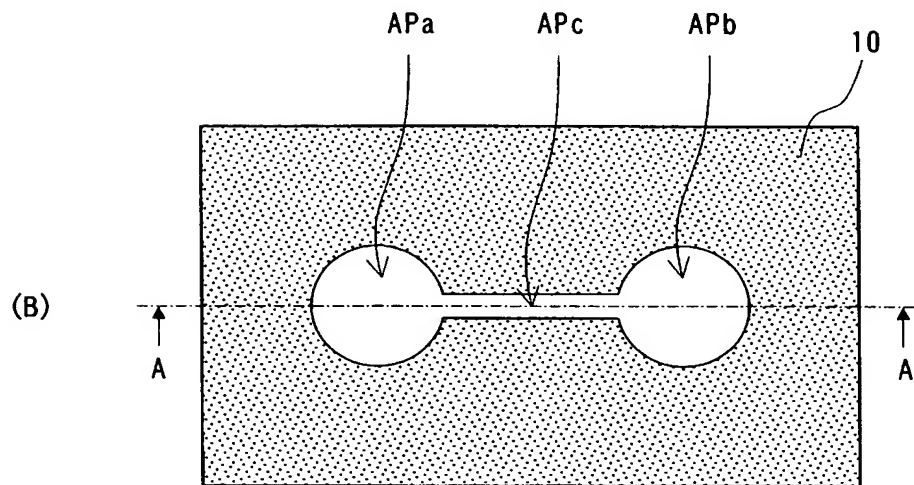
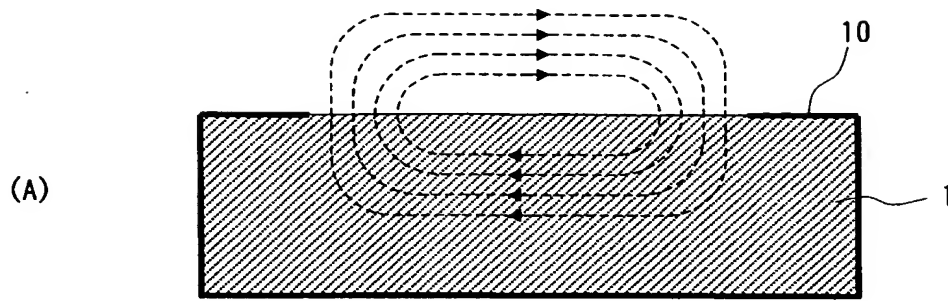
【図 14】



【図 15】



【図 16】



【書類名】 要約書

【要約】

【課題】 ステップインピーダンス化によって小型化するとともに $Q_o$ の高い共振器、それを備えたフィルタおよび通信装置を提供する。

【解決手段】 誘電体基板 1 に、誘導性領域として作用する導体開口部 A P a, A P b および容量性領域として作用する導体開口部 A P c を有する導体膜 10 を形成する。一方、導体線路集合体 2' からなる多重ステップリング共振素子を基板 15 に形成してなる共振素子 100 を構成し、この共振素子 100 を誘導性領域として作用する導体開口部 A P a, A P b に実装する。これにより、 $Q_o$ の高い共振器を構成する。

【選択図】 図 5



特願 2 0 0 3 - 1 7 3 7 4 6

出 願 人 履 歴 情 報

識別番号

[ 0 0 0 0 0 6 2 3 1 ]

1. 変更年月日

1 9 9 0 年 8 月 2 8 日

[変更理由]

新規登録

住 所

京都府長岡京市天神二丁目 2 6 番 1 0 号

氏 名

株式会社村田製作所